

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2002 年 09 月 13 日
Application Date

申請案號：091121082
Application No.

申請人：奇景光電股份有限公司
Applicant(s)

局長
Director General

蔡練生

發文日期：西元 2003 年 1 月 16 日
Issue Date

發文字號：09220047420
Serial No.

91121082

申請日期：

案號：

類別：

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	液晶面板之佈局結構
	英 文	
二、 發明人	姓 名 (中文)	1. 謝文漢 2. 陳燕晟
	姓 名 (英文)	1. Wen-Han Hsieh 2. Yen-Chen Chen
	國 籍	1. 中華民國 2. 中華民國
	住、居所	1. 高雄市左營區崇實里1鄰崇實新村6號 2. 新竹縣芎林鄉上山村7鄰167號之1
三、 申請人	姓 名 (名稱) (中文)	1. 奇景光電股份有限公司
	姓 名 (名稱) (英文)	1. Himax Technologies, Inc.
	國 籍	1. 中華民國
	住、居所 (事務所)	1. 台南縣台南科學工業園區南科八路12號1F
	代表人 姓 名 (中文)	1. 吳炳昇
	代表人 姓 名 (英文)	1. Bing-Seng Wu



四、中文發明摘要 (發明之名稱：液晶面板之佈局結構)

一種液晶面板之佈局結構。佈局結構包括第一資料線、第二資料線、第一掃瞄線、第二掃瞄線、第三掃瞄線、第一畫素及第二畫素。第一畫素包括第一次像素、第二次像素與第三次像素。第一次像素與第一資料線及第一掃瞄線耦接。第二次像素與第二資料線及第一掃瞄線耦接。第三次像素與第二資料線及第二掃瞄線耦接。第二畫素包括第四次像素、第五次像素及第六次像素。第四次像素與第一資料線及第二掃瞄線耦接。第五次像素與第一資料線及第三掃瞄線耦接。第六次像素與第二資料線及第三掃瞄線耦接。

英文發明摘要 (發明之名稱：)



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

寄存號碼

無

五、發明說明 (1)

【發明領域】

本發明是有關於一種液晶面板之佈局結構，且特別是有關於一種減少資料線之液晶面板之佈局結構。

【發明背景】

小尺寸的薄膜電晶體(Thin Film Transistor, TFT)液晶面板(Liquid Crystal Display, LCD)模組目前已廣泛應用在例如是個人數位助理(Personal Digital Assistant, PDA)及手機上。請參照第1圖，其繪示為一般之薄膜電晶體液晶面板(TFT LCD)模組示意圖。TFT LCD模組包括以陣列形式 $m \times n$ 排列之次像素 p 、源極驅動(Source Driver)單元及閘極驅動(Gate Driver)單元。源極驅動單元係提供 n 個資料通道(channel)，以各別與資料線 $S1$ 至 S_m 相連，閘極驅動單元係提供 m 個掃描通道，以各別與掃描線 $G1$ 至 G_n 相連。每三個次像素 p 組成一個畫素，分別代表紅、綠及藍三種顏色。各個次像素 p 係經由電晶體 T 而與相對應之資料線耦接。電晶體 T 之閘極係與相對應之掃描線耦接。一般之源極驅動IC有例如是384個通道，可提供128個畫素所需之通道，而一般之小尺寸TFT LCD僅須一顆源極驅動IC。

然而，在畫面品質要求愈來愈高的情況下，對於小尺寸TFT LCD模組的畫面解析度的要求也因而愈來愈高，因此所使用的驅動IC的通道數必須增加，尤其是源極驅動單元所需增加的通道數更多，因為每增加一個像素就得增加三個通道：紅、綠與藍。例如解析度是 176×220 之TFT



五、發明說明 (2)

LCD，所需之源極驅動IC的通道數係為 $176 \times 3 = 528$ 個。因此一顆384個通道數之源極驅動IC不足以提供此面板所需之通道數。源極驅動單元之驅動IC之晶片大小係主要受限於接腳數(pad-limit)，而閘極驅動單元之驅動IC之晶片大小係主要受限於內部電路之大小(core-limit)。增加通道數勢必增加源極驅動單元之驅動IC的接腳數，因此對其晶片大小有較大的影響。

欲使用高解析度之TFT LCD，例如是 176×220 ，有下述幾種方法：

一、使用兩個一般之384個通道之源極驅動IC。但如此增加了驅動IC的成本。並且小尺寸TFT LCD模組係主要應用於小型裝置，若需兩顆IC，於機構上須增加體積，如此也不符小型裝置的需求。而且第二顆源極驅動IC可能只應用到一小部分的通道，以本例而言，第二顆IC只用到 $528 - 384 = 144$ 個通道，如此並不夠經濟。

二、提高一個驅動IC的通道數。但如此將增加封裝的困難度，並且能增加之數目有一定的限度。而且重新設計一顆IC也需要花時間驗證。

三、增加驅動IC之大小以增加通道數。但如此則增加成本，並且於機構上需增加體積，如此也不符小型裝置的需求。而且重新設計一顆IC也需要花時間驗證。

【發明目的及概述】

有鑑於此，本發明的目的就是在提供一種液晶面板之佈局結構，以降低所需之源極驅動IC之通道數而仍可以提



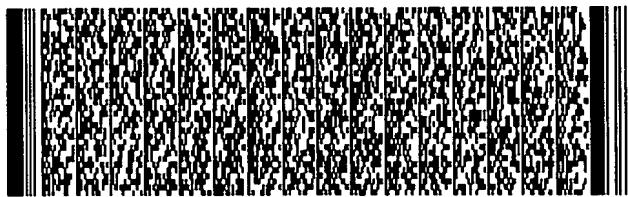
五、發明說明 (3)

供所需之高解析度。

根據本發明的目的，提出一種液晶面板之佈局結構，包括多個單元，各單元包括第一資料線與第二資料線、第一掃瞄線、第二掃瞄線及第三掃瞄線、第一畫素、第二畫素。第一資料線與第二資料線係實質上平行排列。第一掃瞄線、第二掃瞄線及第三掃瞄線係實質上平行排列，並與第一資料線及第二資料線以矩陣方式排列。第一畫素包括第一次像素、第二次像素與第三次像素。第一次像素與第一資料線及第一掃瞄線耦接。第二次像素與第二資料線及第一掃瞄線耦接。第三次像素與第二資料線及第二掃瞄線耦接。第二畫素包括第四次像素、第五次像素及第六次像素。第四次像素與第一資料線及第二掃瞄線耦接。第五次像素與第一資料線及第三掃瞄線耦接。第六次像素與第二資料線及第三掃瞄線耦接。

其中，當第一掃瞄線致能時，第一資料線之資料即輸入第一次像素，第二資料線之資料即輸入第二次像素。當第二掃瞄線致能時，第二資料線之資料即輸入第三次像素，第一資料線之資料即輸入第四次像素。當第三掃瞄線致能時，第一資料線之資料即輸入第五次像素，第二資料線之資料即輸入第六次像素。

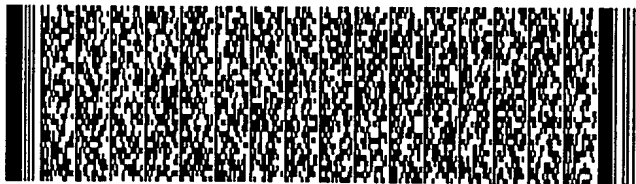
根據本發明之另一目的，提出一種液晶面板之佈局結構，包括多個單元，各單元包括第一資料線、第二資料線、第三資料線、第四資料線、第一掃瞄線、第二掃瞄線、第三掃瞄線、第一畫素、第二畫素、第三畫素與第四



五、發明說明 (4)

畫素。第一資料線、第二資料線、第三資料線與第四資料線係實質上平行排列。第一掃瞄線、第二掃瞄線及第三掃瞄線係實質上平行排列，並與第一資料線、第二資料線、第三資料線與第四資料線以矩陣方式排列。第一次畫素包括第一次像素、第二次像素及第三次像素。第一次像素與第一資料線及第一掃瞄線耦接。第二次像素與第二資料線及第二掃瞄線耦接。第三次像素，與第二資料線及第二掃瞄線耦接。第四次像素、第五次像素及第六次像素。第四次像素與第一資料線及第三掃瞄線耦接。第五次像素與第一資料線及第三掃瞄線耦接。第六次像素與第二資料線及第三掃瞄線耦接。第七次像素、第八次像素及第九次像素。第七次像素與第三資料線及第一掃瞄線耦接。第八次像素與第三資料線及第一掃瞄線耦接。第九次像素與第四資料線及第一掃瞄線耦接。第十次像素、第十一次像素及第十二次像素。第十次像素與第三資料線及第三掃瞄線耦接。第十一次像素與第四資料線及第三掃瞄線耦接。第十二次像素與第四資料線及第二掃瞄線耦接。

其中，當第一掃瞄線致能時，第一資料線之資料即輸入第一次像素，第二資料線之資料即輸入第二次像素，第三資料線之資料即輸入第八次像素，第四資料線之資料即輸入第九次像素。當第二掃瞄線致能時，第二資料線之資料即輸入第三次像素，第一資料線之資料即輸入第四次像素，第三資料線之資料即輸入第七次像素，第四資料線之



五、發明說明 (5)

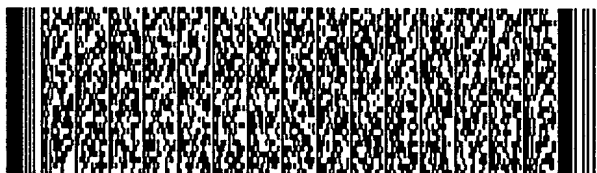
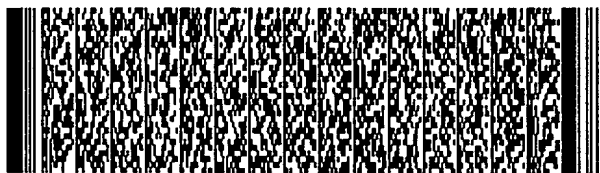
資料即輸入第十二次像素。當第三掃描線致能時，第一資料線之資料即輸入第五次像素，第二資料線之資料即輸入第六次像素，第三資料線之資料即輸入第十次像素，第四資料線之資料即輸入第十一次像素。

為讓本發明之上述目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下。

【較佳實施例】

以解析度 176×220 之TFT LCD模組為例，每個畫素包括三個次像素，因此源極驅動IC須提供的輸出頻道數為 $176 \times 3 = 528$ 個，閘極驅動IC須提供的輸出頻道數為220個。而一般之源極驅動IC僅有384個通道，因此本發明之目的在於降低所需之源極驅動IC之通道數而仍可以提供所需之高解析度。

本發明之精神即在於透過改變TFT LCD之佈局，並修改資料顯示流程，以達成本發明之目的。TFT LCD之佈局結構包括以矩陣形式排列之多個單元。請參照第2圖，其繪示依照本發明一第一實施例的一種TFT LCD佈局結構之一單元的示意圖。TFT LCD係由此單元以矩陣方式重複排列而成。此單元包括實質上平行排列之資料線S1、S2、實質上平行排列之掃描線G1、G2與G3。資料線S與掃描線G係互相垂直。此單元包括第一畫素P1與第二畫素P2，每個畫素包括三個各對應於紅、綠、藍之次像素。第一畫素包括次像素p11、p21與p31。第一畫素之次像素p11係與資料



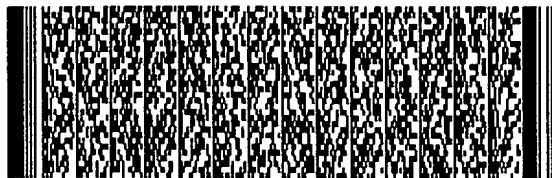
五、發明說明 (6)

線S1及掃瞄線G1耦接；次像素p21與資料線S2及掃瞄線G1耦接；次像素p31與資料線S2及掃瞄線G2耦接。第二畫素包括次像素p12、p22與p32。次像素p12係與資料線S1及掃瞄線G2耦接；次像素p22與資料線S1及掃瞄線G3耦接；次像素p32與資料線S2及掃瞄線G3耦接。其中，各次像素係經由一電晶體T而與相對應之資料線及掃瞄線耦接。

其中，當掃瞄線G1致能時，資料線S1之資料即輸入次像素p11，資料線S2之資料即輸入次像素p21。當掃瞄線G2致能時，資料線S2之資料即輸入次像素p31，資料線S1之資料即輸入次像素p12。當掃瞄線G3致能時，資料線S1之資料即輸入次像素p22，資料線S2之資料即輸入次像素p32。

傳統上如本實施例之兩個畫素需要3條資料線與2條掃瞄線，而本實施例將資料線減少為2條，將掃瞄線增加為3條。因此有效的降低掃瞄線的數目，使得源極驅動IC所需提供之通道數減少。以原來為 528×220 個次像素的液晶面板為例，利用本實施例之佈局後，需 $528 \times 2/3 = 352$ 條資料線，及 $220 \times 3/2 = 330$ 條掃瞄線。因此只使用一顆一般之384個通道的源極驅動IC即可以驅動此高解析度的TFT LCD。而且傳統所需的源極驅動IC與閘極驅動IC的總通道數為 $528 + 220 = 748$ 個；而本實施例之總通道數為 $352 + 330 = 682$ 個，較傳統少了 $748 - 682 = 66$ 個通道。

請參照第3圖，其繪示依照本發明之一第二實施例之一種TFT LCD佈局結構之一單元的示意圖。TFT LCD係由



五、發明說明 (7)

此單元以矩陣方式重複排列而成。此單元包括第一畫素、第二畫素、第三畫素與第四畫素。第一畫素包括次像素p11、p21與p31；第二畫素包括次像素p12、p22與p32；第三畫素包括次像素p41、p51與p61；第四畫素包括次像素p42、p52與p62。其中第一畫素與第二畫素之佈局與第一實施例相同，而第三畫素與第四畫素分別為第一畫素與第二畫素之鏡像。各個次像素係透過電晶體T而與對應之資料線耦接。

其中，當掃描線G1致能時，資料線S1之資料即輸入次像素p11，資料線S2之資料即輸入次像素p21，資料線S3之資料即輸入次像素p51，資料線S4之資料即輸入次像素p61；當掃描線G2致能時，資料線S2之資料即輸入次像素p31，資料線S1之資料即輸入次像素p12，資料線S3之資料即輸入次像素p41，資料線S4之資料即輸入次像素p62；當掃描線G3致能時，資料線S1之資料即輸入次像素p22，資料線S2之資料即輸入次像素p32，資料線S3之資料即輸入次像素p42，資料線S4之資料即輸入次像素p52。

本第二實施例所減少的通道與第一實施例相同，以原來為528x220個次像素的液晶面板為例，利用本實施例之佈局後，需352條資料線，及330條掃描線。因此只使用一顆一般之384個通道的源極驅動IC即可以驅動此高解析度的TFT LCD。而且傳統所需的源極驅動IC與閘極驅動IC的總通道數為 $528+220=748$ 個；而本實施例之總通道數為 $352+330=682$ 個，較傳統少了 $748-682=66$ 個通道。



五、發明說明 (8)

【發明效果】

本發明上述實施例所揭露之TFT LCD之佈局結構可以使用較少之通道數。

綜上所述，雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



圖式簡單說明

【圖式之簡單說明】

第1圖繪示為傳統之液晶面板之佈局結構示意圖。

第2圖繪示依照本發明一第一實施例的一種TFT LCD佈局結構之一單元的示意圖。

第3圖繪示依照本發明之一第二實施例之的一種TFT LCD佈局結構之一單元的示意圖。

【圖式標號說明】

p：次像素

T：電晶體

S：資料線

G：掃描線



六、申請專利範圍

1. 一種液晶面板之佈局結構，包括複數個單元，各該些單元包括：

一第一資料線與一第二資料線，其中該第一資料線與該第二資料線係實質上平行排列；

一第一掃描線、一第二掃描線及一第三掃描線，其中該第一掃描線、該第二掃描線及該第三掃描線係實質上平行排列，並與該第一資料線及該第二資料以矩陣方式排列；

一第一畫素，包括：

一第一次像素，與該第一資料線及該第一掃描線耦接；

一第二次像素，與該第二資料線及該第一掃描線耦接；及

一第三次像素，與該第二資料線及該第二掃描線耦接；

一第二畫素，包括：

一第四次像素，與該第一資料線及該第二掃描線耦接；

一第五次像素，與該第一資料線及該第三掃描線耦接；及

一第六次像素，與該第二資料線及該第三掃描線耦接；

其中，當該第一掃描線致能時，該第一資料線之資料即輸入該第一次像素，該第二資料線之資料即輸入該第二



六、申請專利範圍

次像素；當該第二掃瞄線致能時，該第二資料線之資料即輸入該第三次像素，該第一資料線之資料即輸入該第四次像素；當該第三掃瞄線致能時，該第一資料線之資料即輸入該第五次像素，該第二資料線之資料即輸入該第六次像素。

2. 如申請專利範圍第1項所述之佈局結構，其中該液晶面板係由該些單元以矩陣方式重複排列而成。

3. 一種液晶面板之佈局結構，包括複數個單元，各該些單元包括：

一第一資料線、一第二資料線、一第三資料線與一第四資料線，其中該第一資料線、該第二資料線、該第三資料線與該第四資料線係實質上平行排列；

一第一掃瞄線、一第二掃瞄線及一第三掃瞄線，其中該第一掃瞄線、該第二掃瞄線及該第三掃瞄線係實質上平行排列，並與該第一資料線、該第二資料線、該第三資料線與該第四資料線以矩陣方式排列；

一第一畫素，包括：

一第一次像素，與該第一資料線及該第一掃瞄線耦接；

一第二次像素，與該第二資料線及該第一掃瞄線耦接；及

一第三次像素，與該第二資料線及該第二掃瞄線耦接；以及

一第二畫素，包括：



六、申請專利範圍

一 第四次像素，與該第一資料線及該第二掃描線耦接；

一 第五次像素，與該第一資料線及該第三掃描線耦接；及

一 第六次像素，與該第二資料線及該第三掃描線耦接；

一 第三畫素，包括：

一 第七次像素，與該第三資料線及該第二掃描線耦接；

一 第八次像素，與該第三資料線及該第一掃描線耦接；及

一 第九次像素，與該第四資料線及該第一掃描線耦接；以及

一 第四畫素，包括：

一 第十次像素，與該第三資料線及該第三掃描線耦接；

一 第十一次像素，與該第四資料線及該第三掃描線耦接；及

一 第十二次像素，與該第四資料線及該第二掃描線耦接；

其中，當該第一掃描線致能時，該第一資料線之資料即輸入該第一次像素，該第二資料線之資料即輸入該第二次像素，該第三資料線之資料即輸入該第八次像素，該第四資料線之資料即輸入該第九次像素；當該第二掃描線致



六、申請專利範圍

能時，該第二資料線之資料即輸入該第三次像素，該第一資料線之資料即輸入該第四次像素，該第三資料線之資料即輸入該第七次像素，該第四資料線之資料即輸入該第十二次像素；當該第三掃描線致能時，該第一資料線之資料即輸入該第五次像素，該第二資料線之資料即輸入該第六次像素，該第三資料線之資料即輸入該第十次像素，該第四資料線之資料即輸入該第十一次像素。

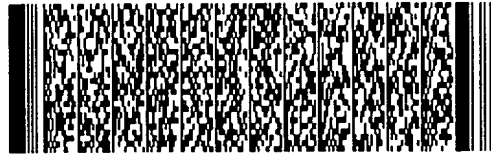
4. 如申請專利範圍第3項所述之佈局結構，其中該液晶面板係由該些單元以矩陣方式重複排列而成。



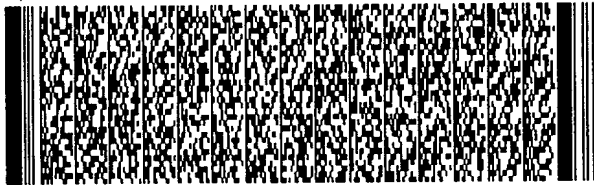
第 1/16 頁



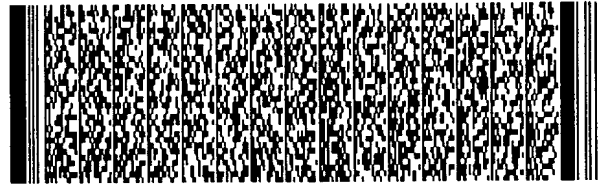
第 2/16 頁



第 4/16 頁



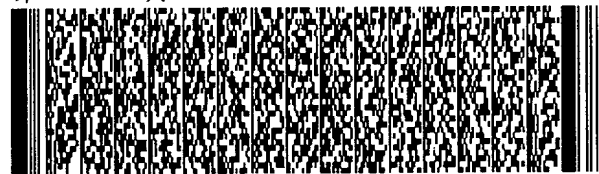
第 4/16 頁



第 5/16 頁



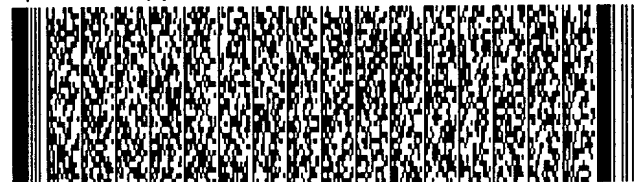
第 5/16 頁



第 6/16 頁



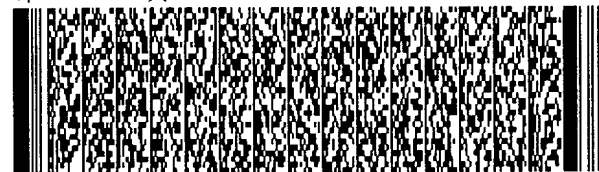
第 7/16 頁



第 8/16 頁



第 8/16 頁



第 9/16 頁



第 9/16 頁



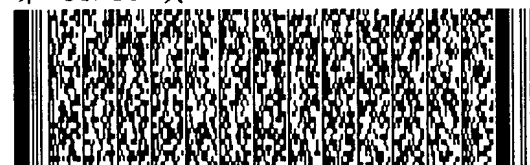
第 10/16 頁



第 10/16 頁



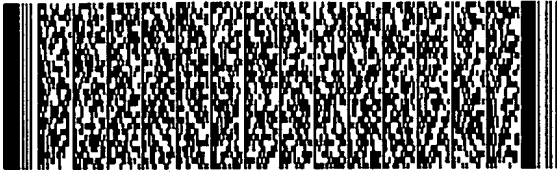
第 11/16 頁



第 12/16 頁



第 13/16 頁



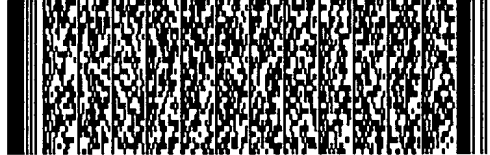
第 14/16 頁

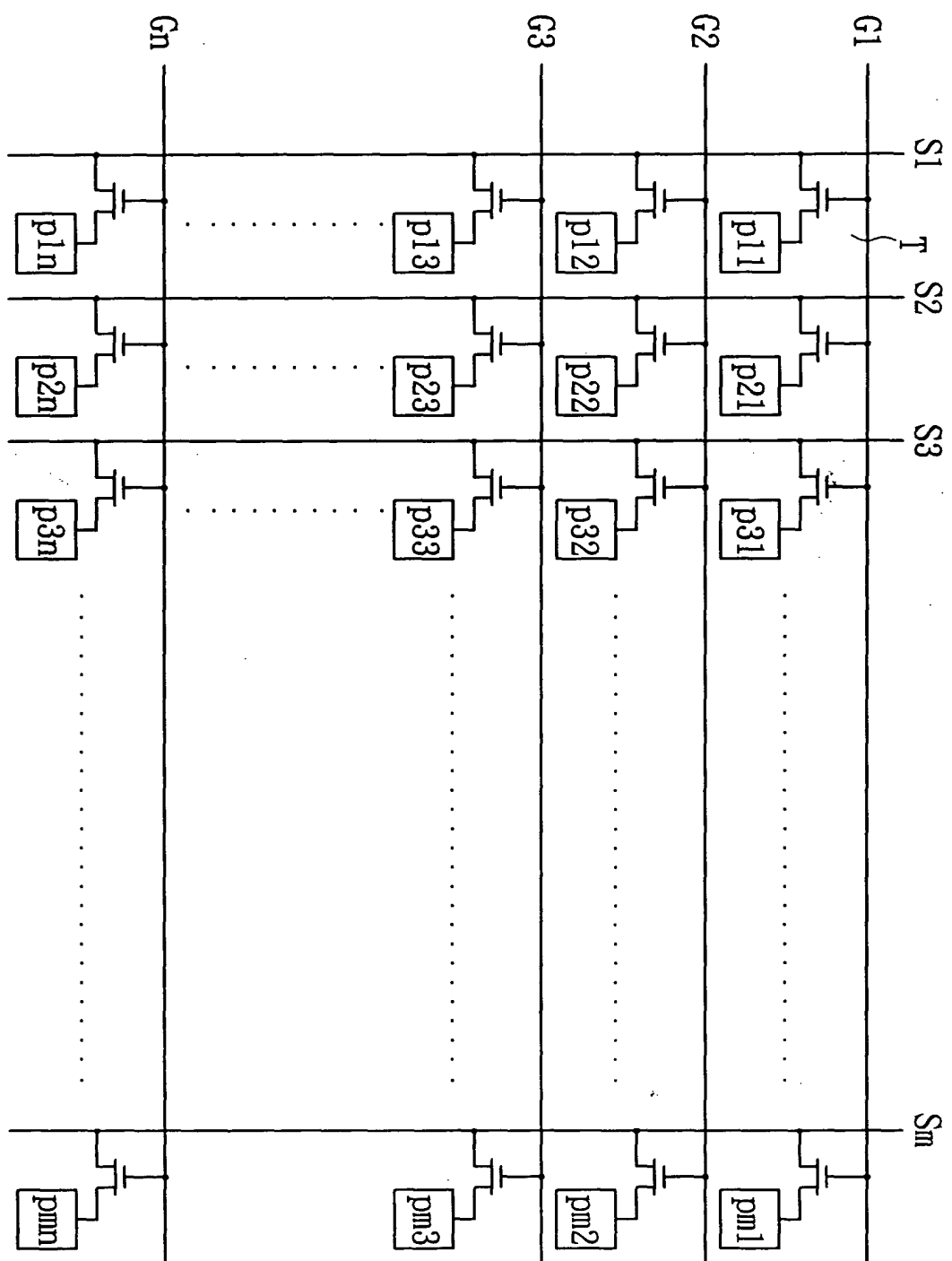


第 15/16 頁

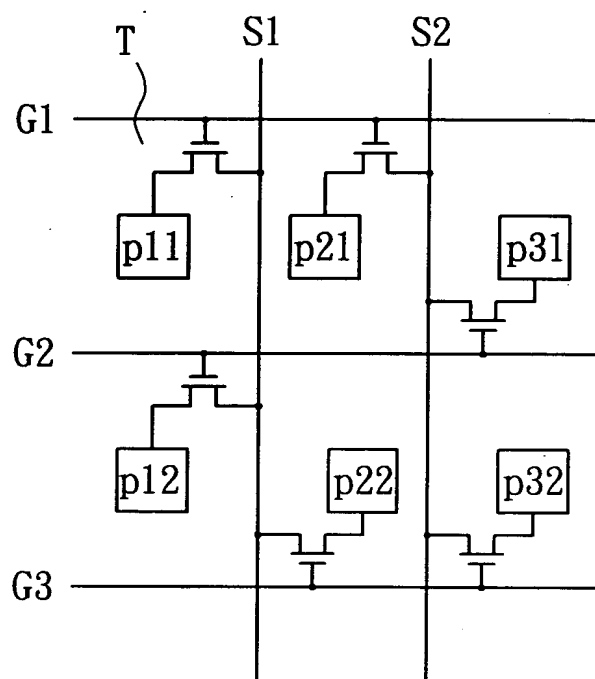


第 16/16 頁

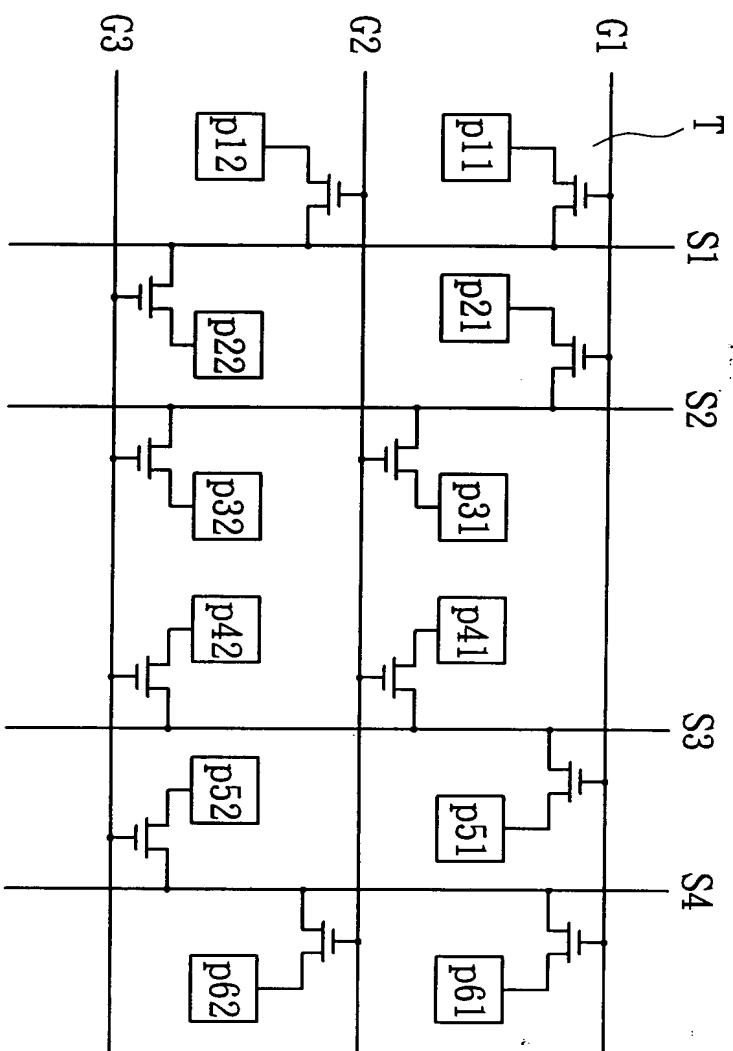




第 1 圖



第 2 圖



第 3 圖